

アプリケーションマニュアル

Real Time Clock Module

RX-4801SA/JE

エプソントヨコム株式会社

● **本マニュアルのご使用につきましては、次の点にご留意願います。**

- 1) 本マニュアルの内容については、予告なく変更することがあります。量産設計の際は最新情報をご確認ください。
- 2) 本マニュアルの一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
- 3) 本マニュアルに記載された応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の権利（工業所有権を含む）侵害あるいは損害の発生に対し、弊社は如何なる保証を行うものではありません。
また、本カタログによって第三者または弊社の工業所有権の実施権の許諾を行うものではありません。
- 4) 特性表の数値の大小は、数値線上の大小関係で表します。
- 5) 輸出管理について
 - (1) 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める必要な手続をおとりください。
 - (2) 大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を輸出等しないでください。また、これらに使用するおそれのある第三者に提供しないでください。
- 6) 製品は一般電子機器に使用されることを意図し設計されたものです。
特別に高信頼性を必要とする以下の特定用途に使用する場合は、弊社の事前承諾を必ず得てください。
承諾無き場合は如何なる責任も負いかねることがあります。
 - 1 宇宙機器（人工衛星・ロケット等）2 輸送車両並びにその制御機器（自動車・航空機・列車・船舶等）
 - 3 生命維持を目的とした医療機器4 海中継機器5 発電所制御機器6 防災・防犯装置7 交通用機器
 - 8 その他：1～7と同等の信頼性を必要とする用途
- 7) 製品呼称、識別マークにつきましては順次統合していく予定ですが本マニュアルにおきましては統合前に両社が使用していた呼称、識別マークを継承しています。正式型番、識別マーク等詳細につきましては仕様書等でご確認いただけますようお願いいたします。

本マニュアルに記載されているブランド名または製品名は、それらの所有者の商標もしくは登録商標です。

目 次

1. 概 要	1
2. ブロック図	1
3. 端子説明	2
3.1. 端子配置	2
3.2. 端子機能	2
4. 絶対最大定格	3
5. 推奨動作条件	3
6. 周波数特性	3
7. 電気的特性	4
7.1. DC 電気的特性	4
7.2. AC 電気的特性	5
8. 使用方法	6
8.1. 機能概要	6
8.2. レジスタ	7
8.2.1. レジスタテーブル	7
8.3. レジスタ説明	8
8.3.1. 計時・カレンダーレジスタ (Reg-0 ~ Reg-6)	8
8.3.2. アラームレジスタ (Reg-8 ~ Reg-A)	8
8.3.3. タイマーカウンタ (Reg-B, C)	9
8.3.4. コントロールレジスタ・フラグレジスタ (Reg-D ~ F)	10
8.4. アラーム割り込み / タイマー割り込み	12
8.4.1. アラーム割り込み	12
8.4.2. タイマー割り込み	13
8.5. データの リード/ライト	15
8.5.1. データの書き込み	15
8.5.2. データの読み出し	15
8.5.3. 書き込み/読み出しモード設定コード	16
8.6. 電源投入時の VDD と CE のタイミング	17
8.7. バックアップへの移行 及び 復帰	17
8.8. 一般的なマイコンとの接続	18
8.9. 発振器(32 kHz-DTCXO) としての使用	18
9. 外形寸法図 / マーキングレイアウト	19
10. 使用上の注意事項	21

シリアル・インターフェース 高精度リアルタイムクロックモジュール

RX - 4801 SA / JE

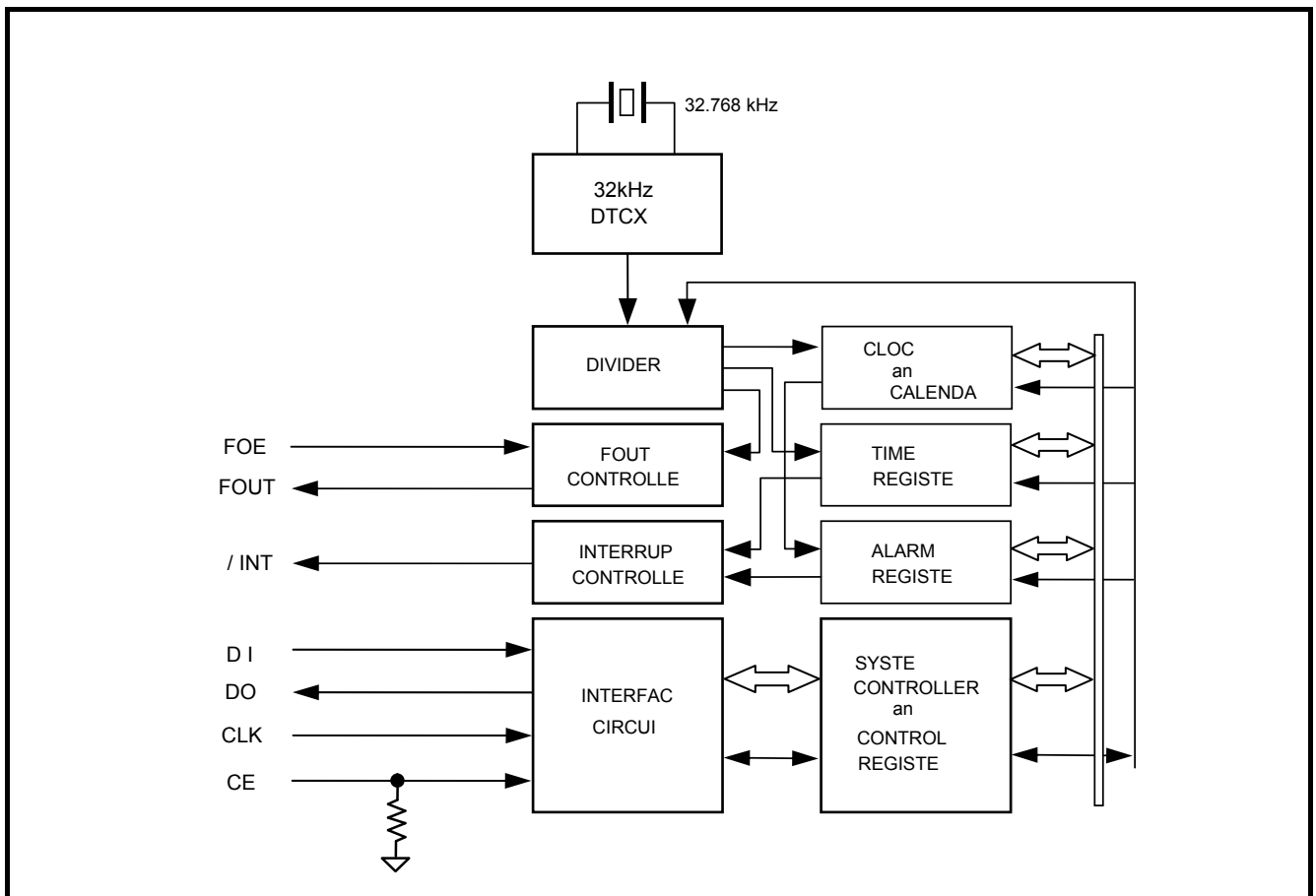
- 32.768 kHz 温度補償発振器(DTCXO)源振内蔵、高精度
- 4 線式シリアル・インターフェース
- 曜、日、時、分のアラーム割り込み機能
- タイマー割り込み機能
- 時刻更新割り込み機能 (秒・分)
- OE 機能付き 32.768 kHz 出力 (FOE , FOUT 端子)
- 自動うるう年補正機能 (2000 ~ 2099 年まで対応)
- 1.6 V ~ 5.5 V の幅広いインターフェース電圧範囲
- 1.6 V ~ 5.5 V の幅広い計時(保持)電圧範囲
- 低消費電流 0.8 μ A / 3 V (Typ.)

1. 概要

本モジュールは、32.768 kHz DTCXO を内蔵した 4 線式インターフェース方式のリアルタイムクロックです。秒から年までの自動うるう年補正 Clock&Calendar 回路、時刻アラーム、インターバルタイマー、時刻更新割り込み、32.768 kHz 出力 等の豊富な機能を SOP-14 pin もしくは VSOJ-20 pin の小型パッケージに高密度に実装しています。

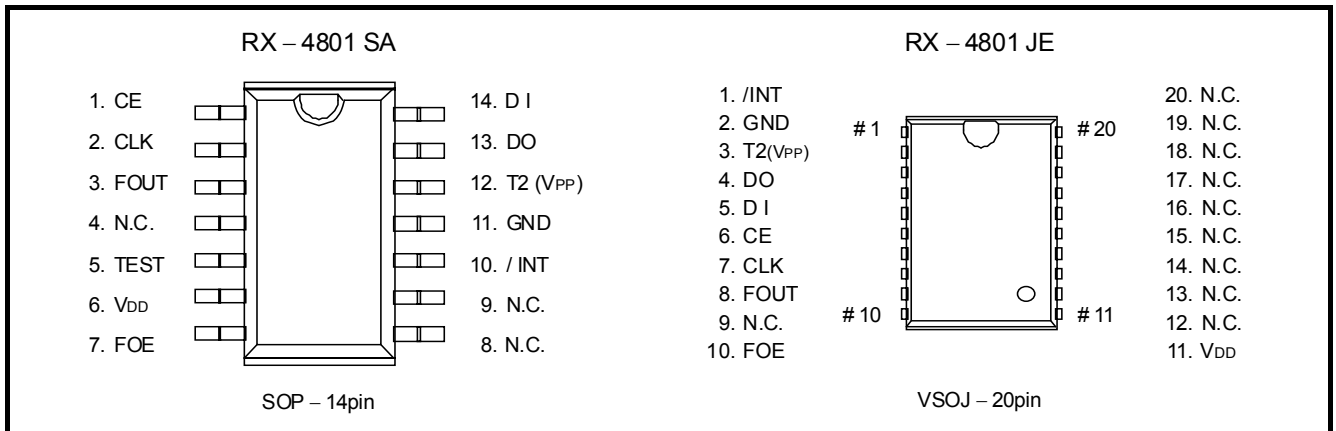
C-MOS IC を使用することで低消費電流化を図っておりますので、長期のバッテリーバックアップを可能にしています。

2. ブロック図



3. 端子説明

3.1. 端子配置



3.2. 端子機能

端子名	入出力	機能
CE	入力	チップイネーブル入力端子です。プルダウン抵抗を内蔵しています。本端子が"H"レベル時、RTC へのアクセスが可能になります。"L"レベル時、DO 端子はハイインピーダンスとなり、CLK, DI 端子は入力受付禁止状態になります。
CLK	入力	シリアルデータ転送信用のシリアルクロック入力端子です。ライトモード時は、CLK 信号の立ち上がりエッジで DI 端子からデータを取り込み、リードモード時は、立ち下がりエッジで DO 端子からデータを出力します。
DI	入力	シリアルデータ転送のデータ入力端子です。
DO	出力	シリアルデータ転送のデータ出力端子です。
FOUT	出力	FOE 端子による出力制御付きの C-MOS 出力端子です。FOE="H"で 32.768 kHz 等の基準クロック信号を出力します。FOE="L"で出力停止となり、FOUT 端子はハイインピーダンスとなります。
FOE	入力	FOUT 出力端子の出力状態を制御するための入力端子です。FOE="H"で FOUT 端子は出力状態、FOE="L"で出力停止となります。
/INT	出力	アラーム、タイマー、時刻更新などの割り込み信号を出力します。この端子は N-ch オープンドレイン端子です。
TEST	入力	* 弊社 Test 端子です。オープンで御使用ください。
T2(VPP)	-	* 弊社 Test 端子です。オープンで御使用ください。
VDD	-	電源入力端子
GND	-	グラウンド接続端子
N.C.	-	内部接続されていません。OPEN もしくは、GND または VDD に接続してください。

* VDD-GND 間 直近に 0.1 μF 以上のパスコンを必ず接続してください

4. 絶対最大定格

GND=0 V

項目	記号	条件	定格値	単位
電源電圧	VDD	VDD-GND 間	-0.3 ~ +6.5	V
入力電圧	VIN1	CE, CLK, DI, FOE 端子	GND-0.3 ~ VDD+0.3	V
出力電圧 (1)	VOUT1	DO, FOUT 端子	GND-0.3 ~ VDD+0.3	V
出力電圧 (2)	VOUT2	/ INT 端子	GND-0.3 ~ +6.5	V
保存温度	TSTG	梱包状態を除く 単品での保存	-55 ~ +125	°C

5. 推奨動作条件

GND=0 V

項目	記号	条件	Min.	Typ.	Max.	単位
動作電源電圧	VDD	インターフェース電圧	1.6	3.0	5.5	V
温度補償電圧	VTEM	温度補償動作電圧	2.2	3.0	5.5	V
計時電源電圧	VCLK	-	1.6	3.0	5.5	V
動作温度範囲	TOPR	結露無きこと	-40	+25	+85	°C

6. 周波数特性

GND=0 V

項目	記号	条件	規格	単位
周波数安定度	$\Delta f / f$	U A Ta= 0 ~ +40 °C, VDD=3.0 V Ta=-40 ~ +85 °C, VDD=3.0 V	± 1.9 (*1) ± 3.4 (*2)	$\times 10^{-6}$
		U B Ta= 0 ~ +50 °C, VDD=3.0 V Ta=-40 ~ +85 °C, VDD=3.0 V	± 3.8 (*3) ± 5.0 (*4)	
周波数電圧特性	f / V	Ta= +25 °C, VDD=2.2 V ~ 5.5 V	± 1.0 Max.	$\times 10^{-6}$ / V
発振開始時間	tSTA	Ta= +25 °C, VDD=1.6 V Ta=-40 ~ +85 °C, VDD=1.6 V ~ 5.5 V	1.0 Max. 3.0 Max.	s
エージング	fa	Ta= +25 °C, VDD=3.0 V : 初年度	± 3 Max.	$\times 10^{-6}$ / year

*1)月差 5 秒以内 *2)月差 9 秒以内 *3)月差 10 秒以内 *4)月差 13.2 秒以内

7. 電気的特性

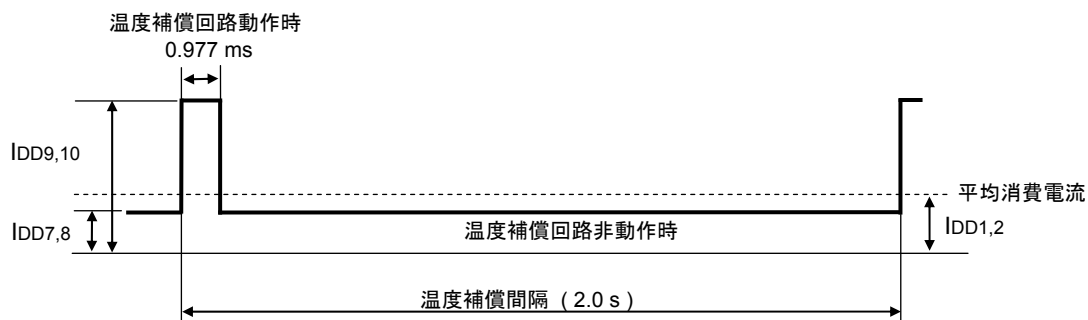
7.1. DC 電気的特性

※特記無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta= -40 °C ~ +85 °C

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流(1)	IDD1	CE = GND, /INT = VDD FOE = GND	VDD=5 V	1.2	3.4	μA
消費電流(2)	IDD2	FOUT : 出力 OFF (Hi-z) 温度補償間隔 2.0 s	VDD=3 V	0.8	2.1	
消費電流(3)	IDD3	CE = GND, /INT, FOE = VDD FOUT : 32 kHz 出力, CL= 0 pF	VDD=5 V	3.0	7.5	μA
消費電流(4)	IDD4	温度補償間隔 2.0 s	VDD=3 V	2.0	5.0	
消費電流(5)	IDD5	CE = GND, /INT, FOE = VDD FOUT : 32 kHz 出力, CL= 30 pF	VDD=5 V	8.0	20.0	μA
消費電流(6)	IDD6	温度補償間隔 2.0 s	VDD=3 V	5.0	12.0	
消費電流(7)	IDD7	CE = GND, /INT = VDD FOE = GND	VDD=5 V	1.15	2.95	μA
消費電流(8)	IDD8	FOUT : 出力 OFF (Hi-z) 温度補償回路非動作時	VDD=3 V	0.72	1.85	
消費電流(9)	IDD9	CE = GND, /INT = VDD FOE = GND	VDD=5 V	430	900	μA
消費電流(10)	IDD10	FOUT : 出力 OFF (Hi-z) 温度補償回路動作ピーク時	VDD=3 V	180	350	
"H" 入力電圧	VIH	CE, DI, CLK, FOE 端子	0.8 × VDD		VDD + 0.3	V
"L" 入力電圧	VIL	CE, DI, CLK, FOE 端子	GND - 0.3		0.2 × VDD	V
"H" 出力電圧	VOH1	FOUT, DO 端子	VDD=5 V, IOH=-1 mA	4.5	5.0	V
	VOH2		VDD=3 V, IOH=-1 mA	2.2	3.0	
	VOH3		VDD=3 V, IOH=-100 μA	2.9	3.0	
"L" 出力電圧	VOL1	FOUT, DO 端子	VDD=5 V, IOL=1 mA	GND	GND+0.5	V
	VOL2		VDD=3 V, IOL=1 mA	GND	GND+0.8	
	VOL3		VDD=3 V, IOL=100 μA	GND	GND+0.1	
	VOL4	/INT 端子	VDD=5 V, IOL=1 mA	GND	GND+0.25	V
	VOL5		VDD=3 V, IOL=1 mA	GND	GND+0.4	
入力リーク電流	ILK	CE, DI, CLK, FOE 端子 VIN = VDD or GND	-0.5		0.5	μA
出力リーク電流	IOZ	/INT, DO, FOUT 端子 VOUT = VDD or GND	-0.5		0.5	μA

● 温度補償回路動作と消費電流

本モジュールでは、温度補償間隔ごとに温度補償回路を動作させ、温度補正值の更新を行なっている為、その期間消費電流が増加します。IDD1, IDD2 は、温度補償間隔 2.0 s 時の平均消費電流値となります。

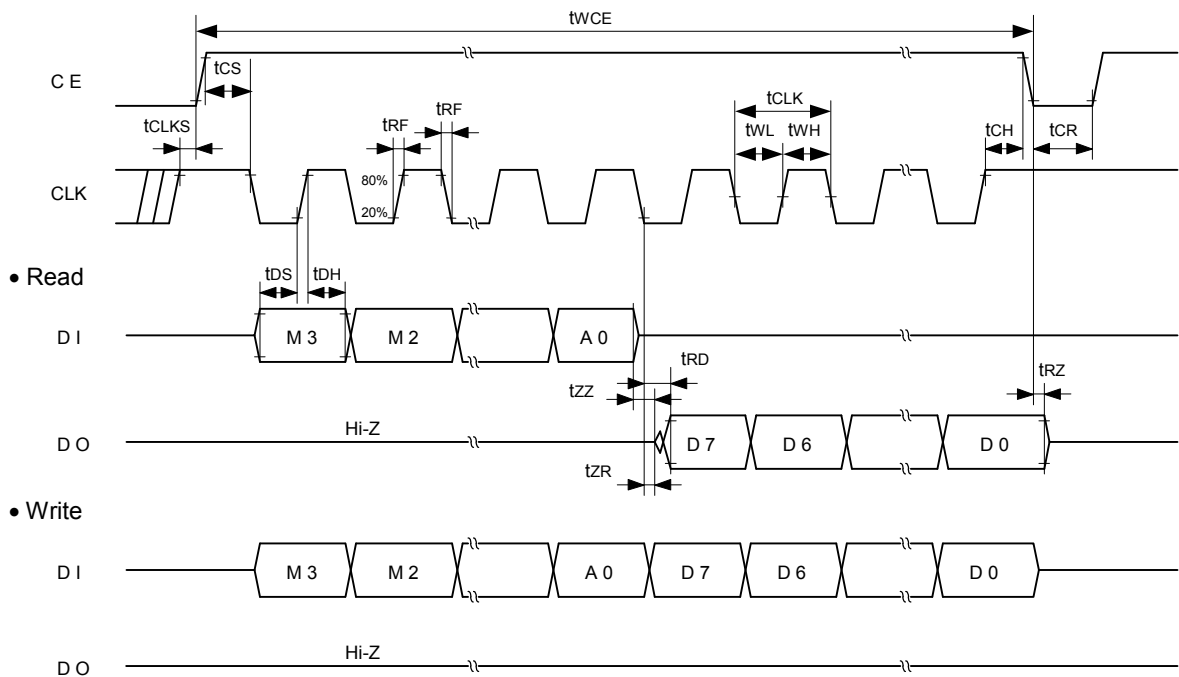


7.2. AC 電気的特性

※特記無き場合、GND=0 V, VDD=1.6 V ~ 5.5 V, Ta= -40 °C ~ +85 °C

項目	記号	条件	2.4V ≤ VDD < 4.5V		4.5V ≤ VDD ≤ 5.5V		単位
			Min.	Max.	Min.	Max.	
CLK クロック周期	t _{CLK}		500		350		ns
CLK H パルス幅	t _{WH}		250		175		ns
CLK L パルス幅	t _{WL}		250		175		ns
CLK 立ち上り・立ち下り時間	t _{RF}			100		50	ns
CLK セットアップ時間	t _{CLKS}		50		25		ns
CE セットアップ時間	t _{CS}		200		150		ns
CE ホールド時間	t _{CH}		200		100		ns
CE リカバリー時間	t _{CR}		300		200		ns
CE イネーブル時間	t _{WCE}			0.95		0.95	s
書き込みデータ セットアップ時間	t _{DS}		100		50		ns
書き込みデータ ホールド時間	t _{DH}		100		50		ns
読み出しデータ 遅延時間	t _{RD}	CL=50 pF		200		150	ns
DO 出力 切り替え時間	t _{ZR}			50		20	ns
DO 出力 ディセーブル時間	t _{RZ}	CL=50 pF RL=10 kΩ		200		100	ns
DI/DO コンフリクト回避時間	t _{ZZ}		0		0		ns
FOUT デューティー	Duty	50% VDD	40	60	40	60	%

タイミングチャート



* DI, DO 信号をワイヤード・オアして 3 線式とする場合は、バスコンフリクトを回避するために t_{ZZ} を確保してください。

8. 使用方法

8.1. 機能概要

1) 時計機能

西暦の下二桁と 年・月・日, 曜, 時・分・秒までのデータの設定 / 計時 / 読み出しが可能です。
西暦の下二桁が 4 の倍数のときは自動的にうるう年と認識し、2099 年までを自動判別します。

2) 定周期タイマー割り込み機能

定周期タイマー割り込み機能は、244.14 μ s ~ 255 min までの任意の周期にて 定期的な割り込みイベントを発生させる機能です。
割り込みイベントの発生時には、TF ビット = "1" となり、イベントの発生を知ることができます。
また、割り込みイベントが発生時に、制御レジスタの TIE ビットが "1" であれば、/INT 端子 = "L" となり、割り込み信号を生成し、7.8ms 後に自動的に復帰します。

3) 時刻更新割り込み機能

内部計時の 1 秒または 1 分の更新で割り込みイベントを発生させる機能です。
割り込みイベントの発生時には、UF ビット = "1" となり、イベントの発生を知ることができます。
また、割り込みイベントが発生時に、制御レジスタの UIE ビットが "1" であれば、/INT 端子 = "L" となり、割り込み信号を生成し、500ms もしくは 7.8ms 後に自動的に復帰します。

4) アラーム割り込み機能

アラーム割り込み機能は、[分], [時], [曜], [日] に対する割り込みイベントを発生させる機能です。
割り込みイベント発生時には AF ビット = "1" かつ /INT 端子 = "L" になるなど、イベントの発生を知ることができます。

5) 32.768 kHz 出力機能

内蔵水晶振動子と同精度の 32.768 kHz クロックを、FOUT 端子から出力することができます。
FOUT 端子は C-MOS 出力で、FOE 端子による出力制御が可能です。
その他の周波数が必要な場合には、1024 Hz, 1 Hz から選択出力させることもできます。

8.2. レジスタ

8.2.1. レジスタテーブル

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	Read	Write
0	SEC	○	40	20	10	8	4	2	1	可	可
1	MIN	○	40	20	10	8	4	2	1	可	可
2	HOUR	○	○	20	10	8	4	2	1	可	可
3	WEEK	○	6	5	4	3	2	1	0	可	可
4	DAY	○	○	20	10	8	4	2	1	可	可
5	MONTH	○	○	○	10	8	4	2	1	可	可
6	YEAR	80	40	20	10	8	4	2	1	可	可
7	RAM	●	●	●	●	●	●	●	●	可	可
8	MIN Alarm	AE	40	20	10	8	4	2	1	可	可
9	HOUR Alarm	AE	●	20	10	8	4	2	1	可	可
A	WEEK Alarm	AE	6	5	4	3	2	1	0	可	可
	DAY Alarm		●	20	10	8	4	2	1		
B	Timer Countor 0	128	64	32	16	8	4	2	1	可	可
C	Timer Countor 1	●	●	●	●	2048	1024	512	256	可	可
D	Extension Registor	TEST	WADA	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0	可	可(*5)
E	Frag Registor	○	○	UF	TF	AF	○	VLF	VDET	可	可(*2)
F	Control Registor	CSEL1	CSEL0	UIE	TIE	AIE	○	○	RESET	可	可

*1) 初期電源投入時、VLF は"1"が読み出せます。通常のレジスタの値は不定ですので、必ず初期設定を実施してから使用してください。

日付・時間として有り得ないデータの設定はしないでください。その場合の計時動作は保証出来ません。

*2) UF, TF, AF, VLF, VDET ビットは "0"のみライト可能です。

*3) "○"マークはライト不能でリード時"0"が読み出せます。

*4) "●"マークは RAM bit で R/W 可能です。

*5) TEST ビットは 弊社テスト用ビットです。必ず"0"にて御使用ください。

*6) アラームを使用しない場合 Address 8 ~ A は RAM として使用可能です。(AIE : "0")

*7) タイマーカウンタ(Address B, C)をリードすると、設定したプリセットデータ値がリードできます。
また、タイマーを使用しない場合、Address B, C は RAM として使用可能です。(TE, TIE : "0")

8.3. レジスタ説明

8.3.1. 計時・カレンダーレジスタ (Reg-0 ~ Reg-6)

- データ形式
データはBCD形式で、例えば秒レジスタが "0101 1001" ならば 59 秒を意味します。
時刻計時は 24 時間制(固定)です。
- 年レジスタ と うるう年
年レジスタは 99 年の次は 00 年になります。年レジスタのBCD2桁を4で割り、余りが0の年をうるう年と判定します。(00年はうるう年として処理されます。カレンダー有効期限は 2099 年までとなります)
- 曜日レジスタ
曜レジスタは0~6の7ビットがあり、下表のように割り当てられています。
複数の曜日に"1"をセットしないでください。

bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0	曜日
0	0	0	0	0	0	1	日
0	0	0	0	0	1	0	月
0	0	0	0	1	0	0	火
0	0	0	1	0	0	0	水
0	0	1	0	0	0	0	木
0	1	0	0	0	0	0	金
1	0	0	0	0	0	0	土

8.3.2. アラームレジスタ (Reg-8 ~ Reg-A)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
8	MIN Alarm	AE	40	20	10	8	4	2	1
9	HOUR Alarm	AE	•	20	10	8	4	2	1
A	WEEK Alarm	AE	6	5	4	3	2	1	0
	DAY Alarm		•	20	10	8	4	2	1

アラームは 曜, 日, 時, 分 について設定が可能です。曜日, 日は WADA ビットによりどちらをアラームとして使用するか指定します。

それぞれのアラームレジスタの bit7 に AE (Alarm Enable)ビットが付いていますのでこのビットを利用すると毎時アラーム、毎日アラームが簡単に設定できます。曜日は任意の複数の曜日にアラーム設定が可能です。

AE ビットは"0"の時、該当レジスタと時計レジスタの比較を行い、"1"の時は don't care としてデータ不問でその桁は常に一致とみなします。

アラームが発生すると Reg-E の AF(Alarm Flag)ビットに"1"がセットされ、この時 Reg-F の AIE (Alarm Interrupt Enable)ビットが"1"の場合は、/INT 端子を Low レベルとして割り込み信号を発生します。AIE ビットが"0"の時は、/INT 端子からのアラーム割り込み出力は禁止されます。

アラーム割り込みを使用しない場合は Address 8 ~ A が メモリーレジスタとしてして使用できます。この時、AIE ビットを"0"に設定し、アラーム動作及び割り込みを禁止してください。

- 曜アラームのビットと各曜日の関係

bit	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
曜日	土	金	木	水	火	月	日

8.3.3. タイマーカウンタ (Reg-B, C)

Address	Function	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
B	Timer Counter 0	128	64	32	16	8	4	2	1
C	Timer Counter 1	•	•	•	•	2048	1024	512	256

タイマー割り込みに使用する 12 ビットの内部プリセッタブル・ダウンカウンタを制御するレジスタです。ダウンカウンタのカウント周期(ソースクロック)は Reg-D の TSEL0, TSEL1 で指定し、タイマーカウンタ 0,1 でこのダウンカウンタのプリセット(分周)値を指定します。

Reg-D の TE ビットが"0"の時、プリセッタブルカウンタはタイマーカウンタの書き込み時にタイマーカウンタの内容をロードしカウントを停止しています。

その後、TE ビットが"1"になるとカウントを開始します。

ソースクロックの周期でダウンカウンタがカウントダウンを続け、データがゼロになると Reg-E の TF(Timer Flag)が"1" にセットされます。このとき、Reg-F の TIE(Timer Interrupt Enable)ビットが"1"の場合は、/ INT 端子を "Low"レベルとし、割り込み信号を発生します。

TIE ビットが"0"の時は / INT 端子からの出力は禁止されます。

次に、タイマーカウンタレジスタのデータを再ロードし、再びカウントダウンを開始します。(繰り返し動作)
尚、TE ビットが"1"の状態の時に、タイマーカウンタに"0"のデータをセットしても、/ INT 端子からのタイマー割り込みは発生しません。期待通りのタイマー動作を行なうためには TE, TIE ビットの設定が必要です。

タイマー割り込みを使用しない場合は Address B, C が メモリーレジスタとして使用できます。この時、TE, TIE ビットを"0"に設定し、タイマー動作及び割り込みを禁止してください。

- タイマー割り込み ソースクロック選択

TSEL1	TSEL0	ソースクロック
0	0	4096 Hz
0	1	64 Hz
1	0	秒 更新
1	1	分 更新

- タイマー割り込み間隔

Timer Counter 設定値	ソースクロック			
	4096 Hz	64 Hz	秒 更新	分 更新
0	-	-	-	-
1	244.14 μ s	15.625 ms	1 s	1 min
2	488.28 μ s	31.25 ms	2 s	2 min
⋮	⋮	⋮	⋮	⋮
41	10.010 ms	640.63 ms	41 s	41 min
82	20.020 ms	1.281 s	82 s	82 min
128	31.250 ms	2.000 s	128 s	128 min
192	46.875 ms	3.000 s	192 s	192 min
205	50.049 ms	3.203 s	205 s	205 min
320	78.125 ms	5.000 s	320 s	320 min
410	100.10 ms	6.406 s	410 s	410 min
640	156.25 ms	10.000 s	640 s	640 min
820	200.20 ms	12.813 s	820 s	820 min
1229	300.05 ms	19.203 s	1229 s	1229 min
1280	312.50 ms	20.000 s	1280 s	1280 min
1920	468.75 ms	30.000 s	1920 s	1920 min
2048	500.00 ms	32.000 s	2048 s	2048 min
2560	625.00 ms	40.000 s	2560 s	2560 min
3200	0.7813 s	50.000 s	3200 s	3200 min
3840	0.9375 s	60.000 s	3840 s	3840 min
⋮	⋮	⋮	⋮	⋮
4095	0.9998 s	63.984 s	4095 s	4095 min

8.3.4. コントロールレジスタ・フラグレジスタ (Reg-D ~ F)

Address	機能	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
D	Extension Register	TEST	WADA	USEL	TE	FSEL1	FSEL0	TSEL1	TSEL0
E	Frag Register	○	○	UF	TF	AF	○	VLF	VDET
F	Control Register	CSEL1	CSEL0	UIE	TIE	AIE	○	○	RESET

- TEST ビット ; 弊社のテスト用のビットです。
必ず"0"を設定してください。Reg-D の他のビットの書き込みの際、誤って"1"を書込まないよう御注意願います。"1"を書込んだ後、CE 端子"L"時にはクリアされます。

- WADA ビット (Week Alarm / Day Alarm)
WEEK / DAY アラームの設定ビットです。本ビットを"0"とすると 曜アラーム、"1"にすると日アラームとして Reg-A の設定内容を解釈します。

- USEL ビット (Update Interrupt Select)
時刻更新割り込みを発生させるタイミングを指定します。
[時刻更新割り込みタイミング選択]

USEL	タイミング	自動復帰時間
0	秒 更新	500 ms
1	分 更新	7.813 ms

- FSEL ビット
FOUT 端子出力周波数を指定します。初期電源投入時のレジスタの値は、"00"で 32.768 kHz が選択されます。
[FOUT 出力周波数選択]

FSEL1	FSEL0	FOUT 周波数
0	0	32.768 kHz
0	1	1024 Hz
1	0	1 Hz
1	1	32.768 kHz

- TE ビット (Timer Enable)
本ビットを"1"とする事により、プリセッタブルカウンタがカウントダウンを開始します。本ビットを"0"とすると、プリセッタブルカウンタのカウントダウンは停止します。
- AF, TF, UF ビット (Alarm Flag , Timer Flag , Update Flag)
AF ビットはアラームが発生すると"1"に、TF ビットはタイマー割り込み用ダウンカウンタがゼロ時に"1"に、UF ビットは時刻更新終了後に、セットされます。
これらのビット共は、"0"を書き込むまでデータを保持します。また、"1"をライトすることはできません。
- AIE, TIE , UIE ビット (Alarm , Timer , Update Interrupt Enable)
アラーム、タイマー、時刻更新の割り込みイベントの発生時に各割り込み信号を発生させるか否かを指定します。
AIE はアラーム割り込みに、TIE はタイマー割り込みに、UIE は時刻更新割り込みに対応します。

- CSEL ビット (Compensation interval Select 0, 1)
温度補償動作の間隔を指定します。初期電源投入時、2.0s となっています。

CSEL1	CSEL0	温度補償間隔
0	0	0.5 s
0	1	2.0 s
1	0	10 s
1	1	30 s

- VLF (Voltage Low Flag)
本フラグは発振回路の電源電圧の低下を記録するビットで"1"で発振が停止した可能性、すなわち、時刻データの信頼性が低い事を示し、"0"を書き込むまで保持します。
他のビット(RESET)が"1"のときでも影響を受けません。

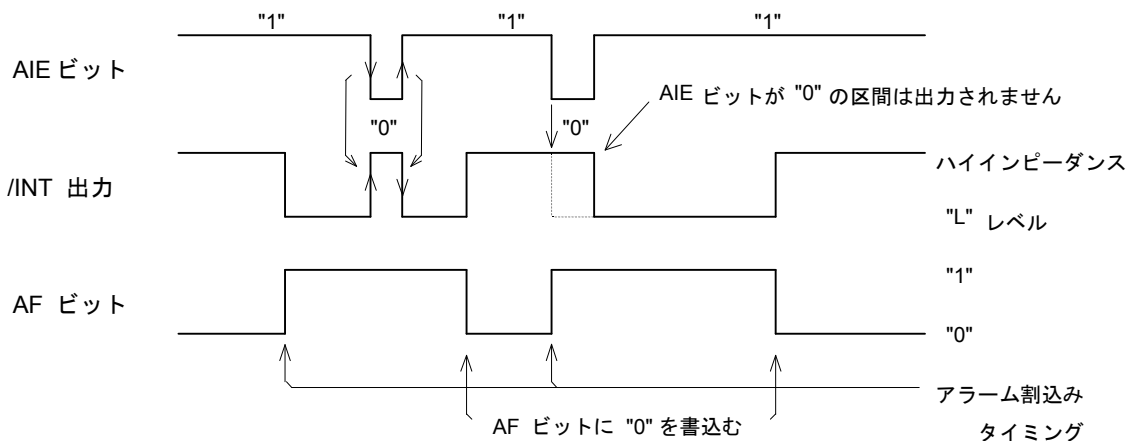
- VDET (Voltage Detect Flag)
本フラグは発振回路の電源電圧の低下を記録するビットで"1"で温度補償動作が停止した可能性、すなわち、時刻データの信頼性がやや低い事を示し、"0"を書き込むまで保持します。
他のビット(RESET)が"1"のときでも影響を受けません。
- RESET ビット
本ビットを"1"にすると Clock&Calendar 回路の 秒以下のカウンタがリセットされ、計時も停止します。
"1"を書込んだ後、CE 端子"L"時にはクリアされます。

8.4. アラーム割り込み / タイマー割り込み

8.4.1. アラーム割り込み

アラームが一致時に、AIE=1 の場合は /INT 端子は"L"出力となり、また、AIE=0 の場合は /INT 端子はハイインピーダンス状態になります。

アラーム割り込みは、10 秒桁から分析へのキャリー発生時に出力されます。



• 使用方法

曜,日,時,分について設定できます。曜,日は WADA ビットによりどちらをアラームとして使用するか指定します。曜アラームを選択した場合、一度に複数の曜日が設定可能です。

アラーム設定中の不用意なハードウェア割り込みを避けるために、最初に AIE ビットを"0"にすることを推奨します。

その後アラームデータを設定し、アラーム回路の確実な初期化のために一旦 AF フラグをゼロクリアしてください。その後 AIE ビットを"1"にしてください。ハードウェア割り込みを一切使用したくない場合は AIE ビットは"0"にして、AF ビットを必要に応じてソフトにてモニターしてください。

• 使用例

1) 明日の午後 6 時にアラームを出す。

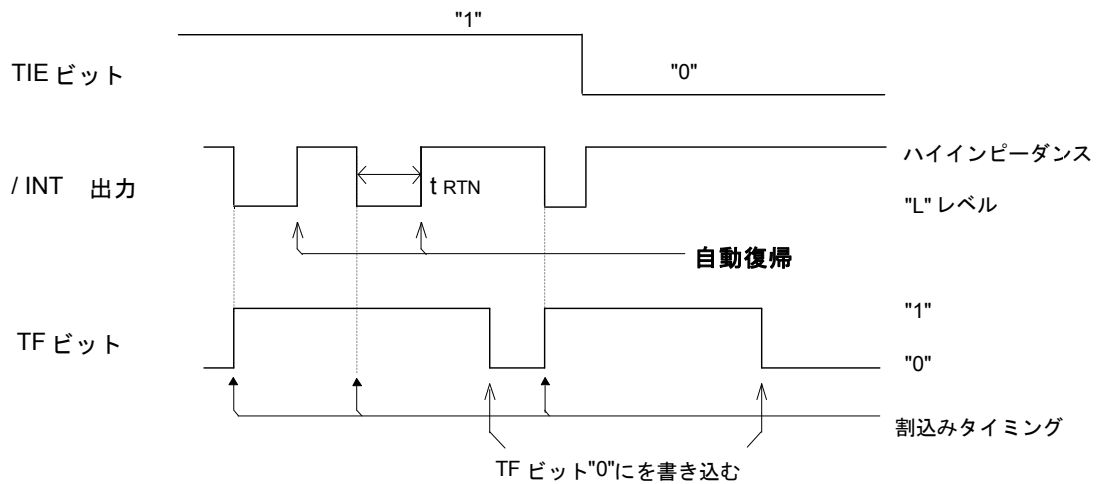
- ・ AIE ビットに"0"をライト。
- ・ 分アラームレジスタに"00h"をライト。
- ・ 時アラームレジスタに"18h"をライト。
- ・ 曜/日アラームレジスタに明日の日付けデータをライト。
- ・ WADA ビットに"1"をライト。(日アラーム)
- ・ AF ビットをゼロクリア。
- ・ AIE ビットに"1"をライト。

2) 日曜と土曜日以外の毎朝 6 時にアラームを出す。

- ・ AIE ビットに"0"をライト。
- ・ 分アラームレジスタに"00h"をライト。
- ・ 時アラームレジスタに"06h"をライト。
- ・ 曜/日アラームレジスタに"3Eh"をライト。
- ・ WADA ビットに"0"をライト。(曜アラーム)
- ・ AF ビットをゼロクリア。
- ・ AIE ビットに"1"をライト。

8.4.2. タイマー割り込み

- ・ 割り込み発生時に TIE="1"ならば、 / INT 端子は "L"を出力します。
- ・ 割り込み発生時に TIE="0"ならば、 / INT 端子はハイインピーダンスのまま且つ TF ビットのみ"1"となり、これを保持します。



* 自動復帰

自動復帰時間(tRTN) は、Reg-D で指定したソースクロックで決まります。

ソースクロック	自動復帰時間 (tRTN)
4096 Hz	122 μs
64 Hz	7.813 ms
秒更新	7.813 ms
分更新	7.813 ms

• タイマーの時間誤差

タイマーの時間誤差は、選択したソースクロックの $\pm 1\%$ 周期の時間が誤差となります。よって、タイマー時間は、タイマー設定時間に対して以下の範囲になります。

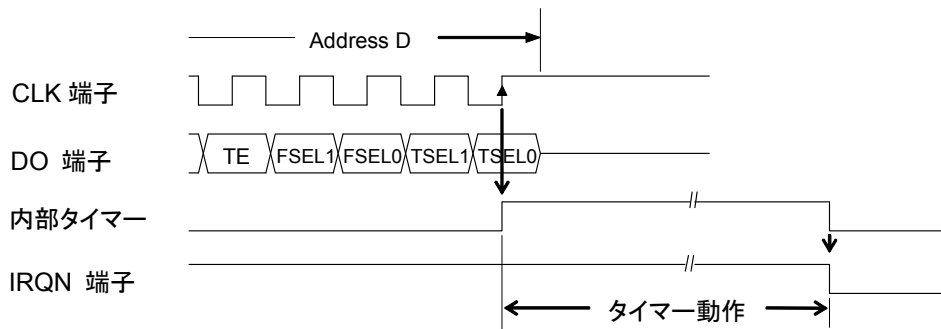
$$(\text{タイマー設定時間}(\ast) - \text{ソースクロック周期}) \sim (\text{タイマー設定時間})$$

\ast) タイマー設定時間 = ソースクロック周期 × タイマーカウンタの分周値

尚、実際のタイマー時間は、設定用のシリアルデータ転送クロックの通信時間が、上記の時間以外にプラスされます。

- タイマースタートタイミング

データライトモードにおいて下記のタイムチャートの Address D 書き込み CLK の立ち上がりエッジからタイマーがカウント動作を開始します。



- 使用方法

タイマー割り込み設定レジスタで指定した周期(ソースクロック)で、タイマーカウンタに設定した値からカウントダウンを開始し、データがゼロになると /INT 端子が"L"となり割り込みを発生します。

最小 1/4096 秒 ~ 最長 4095 分 までのインターバルタイマーとして使用できます。

タイマー設定中の不用意なハードウェア割り込みを避けるために、最初に TF ビット TIE ビットを共に"0"にすることを推奨します。

タイマー割り込みを一切使用したくない場合は、TIE ビットは"0"にして、TF ビットを必要に応じてソフトでモニタしてください。

- 注意

/INT 端子はタイマー、アラーム、時刻更新、の各割り込み信号が論理和で出力します。

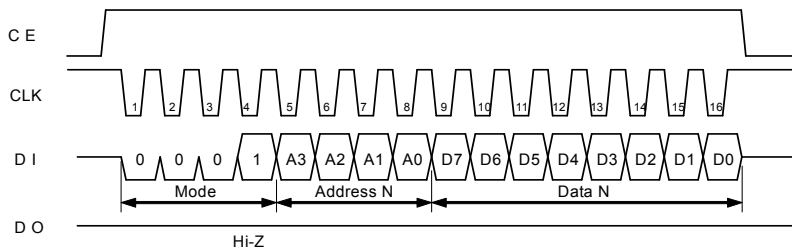
割り込み発生時には、フラグレジスタ"E"を参照して、割り込みイベントの種類を判定してから割り込み処理を行って下さい。

8.5. データの リード/ライト

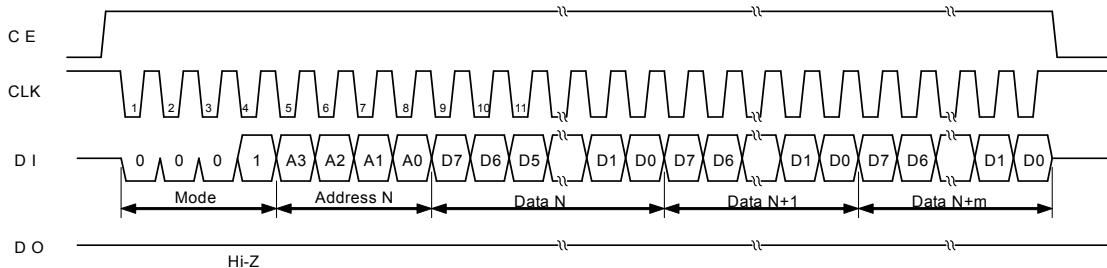
書き込み/読み出し共に、CE="H" の チップ選択状態にした後、4 ビットのモード設定、
 続いて4ビットのアドレス指定を行い、その後は8ビット単位でのデータ R/W をおこないます。
 書き込み/読み出し共に、MSB-ファーストです。連続動作では、対象アドレスがオートインクリメントされます。
 アドレスのオートインクリメントは循環で、アドレス"F"の次はアドレス"0"となります。

8.5.1. データの書き込み

1) 単発 書き込み



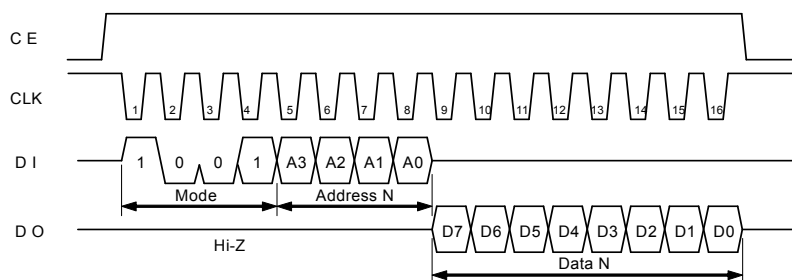
2) 連続 書き込み



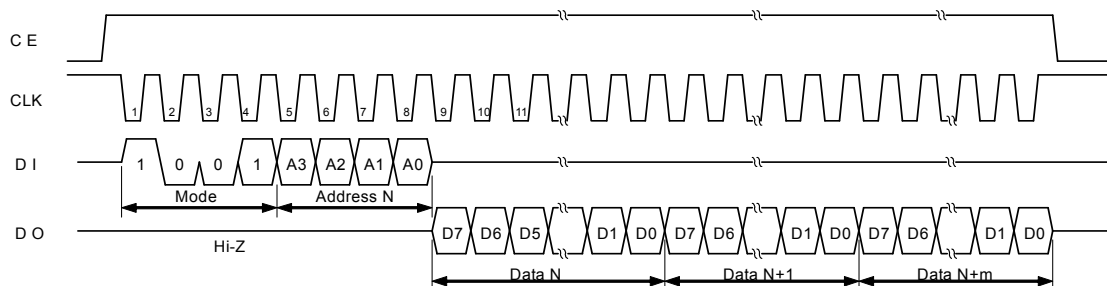
□データライト時は8ビット単位 of データを入力する必要があります。
 8ビット単位 of データ入力 that 未完 of 状態で CE 入力を立ち下げた場合、CE 入力が立ち下がった時点 of
 8ビットデータは正常な書き込みができません。

8.5.2. データの読み出し

1) 単発 読み出し



2) 連続 読み出し



8.5.3. 書き込み/読み出しモード設定コード

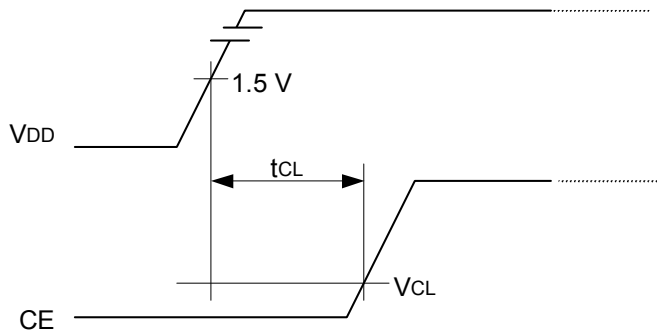
RTC に対する R/W の選択は、通信の最初の 4 ビットのモード設定コードにより指定します。

Mode	RTC
Read	9 h
Write	1 h

* モード設定コードに、上記以外のコードを設定した場合は、その後のデータは無視され、DO 端子はハイインピーダンス状態を保ちます。

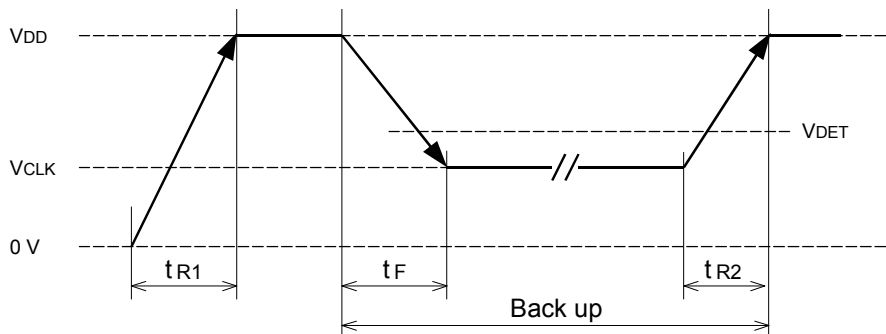
8.6. 電源投入時の VDD と CE のタイミング

※ 電源投入時は、本タイミングチャートの様に CE = "L" (下表 V_{CL}[V])にてご使用ください。



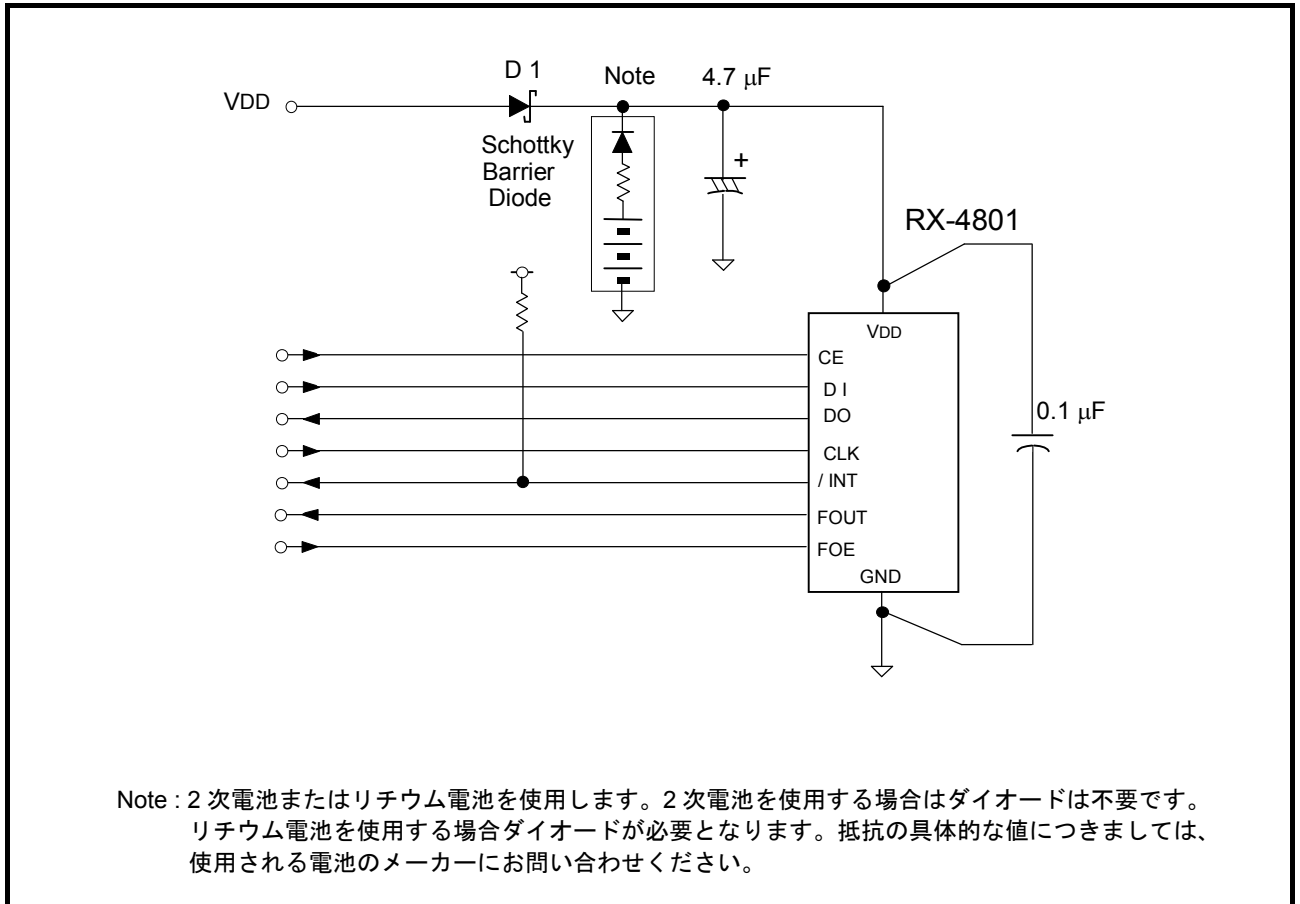
項目	記号	備考	仕様	単位
電源投入時 CE 電圧	V _{CL}	VDD = 1.6 V 到達までの CE 印加電圧	0.3 (Max.)	V
電源投入時 CE = V _{CL} [V]時間	t _{CL}	VDD = 1.6 V 到達以後の CE = V _{CL} [V]を維持する時間	30 (Min.)	ms

8.7. バックアップへの移行 及び 復帰



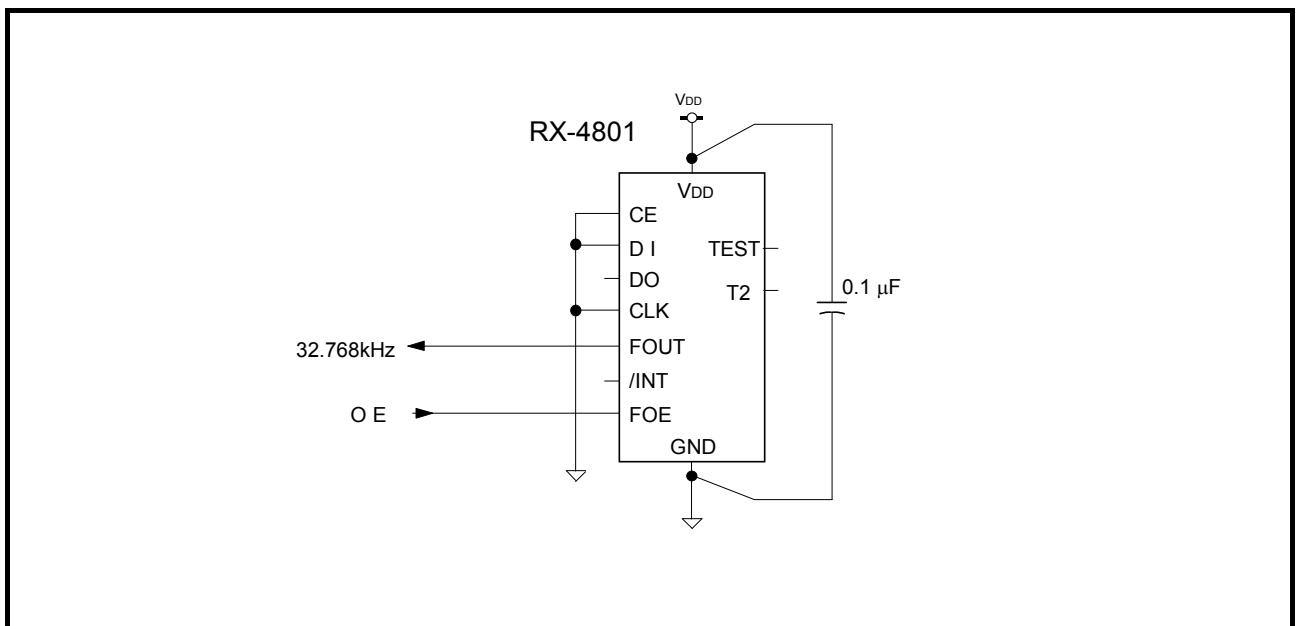
項目	記号	条件	Min.	Typ.	Max.	単位
電源電圧検出電圧 (1)	V _{DET}	-			2.2	V
電源電圧検出電圧 (2)	V _{LOW}	-			1.6	V
電源電圧降下時間	t _F	-	2			μs / V
初期電源立上時間	t _{R1}	-			10	ms / V
計時保持電源立上時間	t _{R2}	1.6V → VDD ≤ 3.6V	5			μs / V
		1.6V → VDD > 3.6V	15			μs / V

8.8. 一般的なマイコンとの接続



8.9. 発振器(32 kHz-DTCXO) としての使用

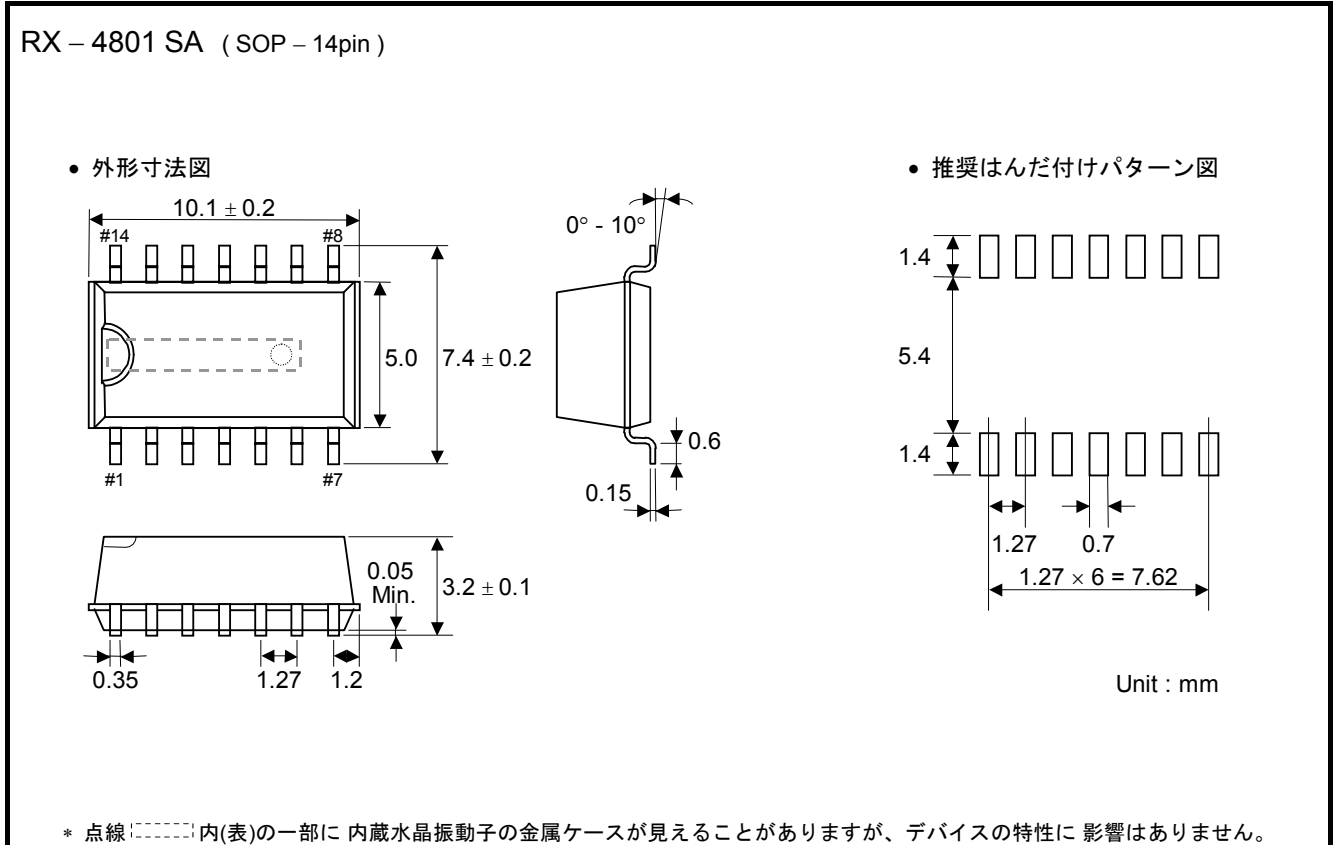
以下の端子接続とすることで、RX-4801 を発振器(32 kHz-DTCXO) として使用できます。



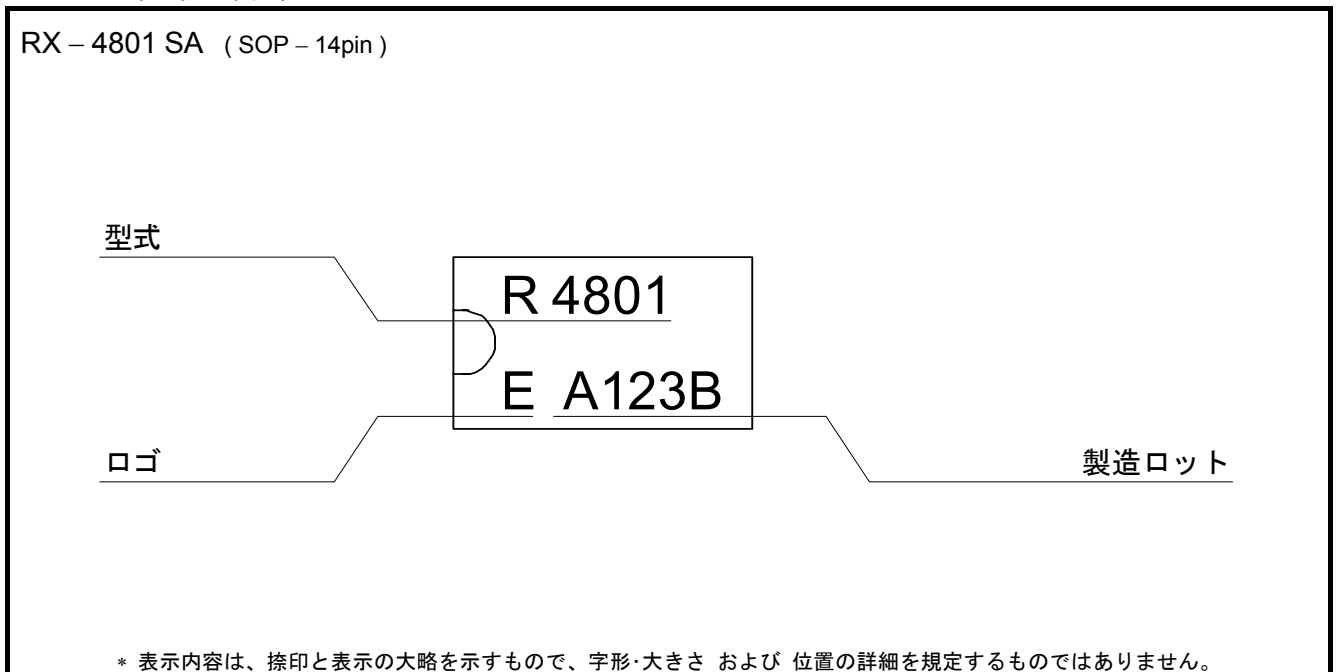
9. 外形寸法図 / マーキングレイアウト

9.1. RX - 4801 SA (SOP - 14pin)

9.1.1. 外形寸法図



9.1.2. マーキングレイアウト



9.2. RX - 4801 JE (VSOJ - 20pin)

9.2.1. 外形寸法図

RX - 4801 JE (VSOJ - 20pin)

- 外形寸法図

Top view dimensions: 7.0 ± 0.3 (width), 5.4 (height), 6.0 ± 0.2 (height from bottom lead). Pin positions: #1, #10, #11, #20.

Side view dimensions: (0.75) (lead height).

Pin detail dimensions: 0.22 (pitch), 0.65 (pitch), 1.3 (height), 1.5 Max. (height), 0 Min. (height), 0.12 (width), 0.1 (radius).

- 推奨はんだ付けパターン図

Recommended soldering pattern dimensions: 1.5 (height), 3.8 (height), 0.65 (pitch), 0.35 (pitch), 0.3 (pitch), 1.5 (height), $0.65 \times 9 = 5.85$ (total width).

Unit : mm

* 点線内(表・裏)の一部に内蔵水晶振動子の金属ケースが見えることがありますが、デバイスの特性に影響はありません。

9.2.2. マーキングレイアウト

RX - 4801 JE (VSOJ - 20pin)

Marking layout labels: 型式 (Type), R 4801, E A123B, ロゴ (Logo), 製造ロット (Manufacturing Lot).

* 表示内容は、捺印と表示の大略を示すもので、字形・大きさ および 位置の詳細を規定するものではありません。

10. 使用上の注意事項

1) 取り扱い上の注意事項

- 本モジュールは水晶振動子を内蔵していますので、過大な衝撃・振動を与えないようにしてください。
また、低消費電力実現のために C-MOS IC を用いておりますので、以下に注意して使用してください。

(1) 静電気

耐静電気破壊保護回路は内蔵しておりますが、過大な静電気加わると IC が破壊されるおそれがありますので、梱包 および運搬容器には 導電性の物を使用してください。

はんだごてや測定回路などは 高電圧リークの無いものを使用し、また、実装時・作業時にも 静電気対策をお願いいたします。

(2) ノイズ

電源 および 入出力端子に過大な外来ノイズが印加されますと、誤動作やラッチアップ現象等による 破壊の原因となることがあります。

安定動作のため、本モジュールの電源端子 (V_{DD} - GND 間) の極力近い場所に、0.1 μF 以上のパコン(セラミックを推奨)を使用してください。また、本モジュールの近くには、高ノイズを発生するデバイスを 配置しないようにしてください。

※ 図 1 の網掛部分()には信号線を接近させず、可能であれば GND パターンで埋めてください。

(3) 入力端子の電位

入力端子が中間レベルの電位になることは、消費電力の増加、ノイズマージンの減少、素子の破壊等につながりますので、できるだけ V_{DD} または GND の電位に近い電位に 設定してください。

(4) 未使用入力端子の処理

入力端子の入力インピーダンスは非常に高く、開放状態での使用は 不定電位やノイズによる誤動作の原因につながります。未使用の入力端子は、プルアップ または プルダウン抵抗による処理を 必ず施してください。

(5) 保管条件

本製品は JEDEC J-STD-020D.1 Moisture Sensitivity Level 1 相当品です。梱包開封後は 温度+30 °C 以下、湿度 85% 以下の環境にて保管し、また 6 ヶ月以内に実装してください。

2) 実装上の注意事項

(1) はんだ付け温度

パッケージ内部が +260 °C を越えすと、水晶振動子の特性劣化 および 破壊を招く場合がありますので、弊社はんだ耐熱性評価プロファイルを越えない領域でのご使用を推奨します。ご実装前に 必ず実装条件 (温度・時間) を ご確認ください。また、条件変更時も同様の確認をしていただいた後に ご使用ください。

※ 図 2 に、弊社はんだ耐熱性評価プロファイルを 参考掲載します。

(2) 実装機

汎用実装機の使用が可能ですが、使用機器、条件等によっては 実装時の衝撃力により内蔵の水晶振動子の破壊を招く場合がありますので、ご使用前には 必ず貴社にてご確認ください。条件変更時も同様の確認をしていただいた後に ご使用ください。実装時・作業時には、静電気対策をお願いいたします。

(3) 超音波洗浄

超音波洗浄は、使用条件によっては 内蔵の水晶振動子が共振破壊される場合があります。貴社での使用条件 (洗浄機の種類、パワー、時間、槽内の状態等) を弊社にて特定できませんので、超音波洗浄の保証はいたしかねます。

(4) 実装方向

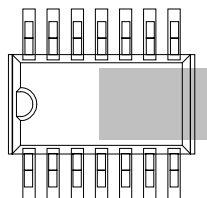
逆向きに実装しますと破壊の原因となります。方向を確認した上で実装を行ってください。

(5) 端子間リーク

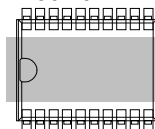
製品が汚れていたり結露している状態などで電源投入しますと 端子間リークを招く場合がありますので、洗浄し さらに 乾燥させた後に電源投入を行ってください。

図 1 : GND パターン例

RX - 4801 SA



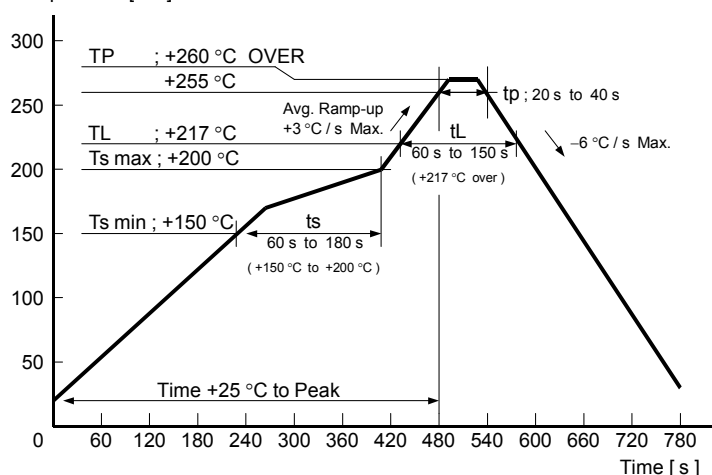
RX - 4801 JE



※ 網掛部分()には信号線を接近させず、可能であれば GND パターンで埋めてください。

図 2 : 弊社はんだ耐熱性評価プロファイル (参考)

Temperature [°C]





Application Manual

エプソントヨコム株式会社

〒191-8501 東京都日野市日野 421-8
TEL (042) 587-5315 (直通) FAX (042) 587-5014

〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 17F
TEL (06) 6120-6520 (直通) FAX(06) 6120-6782

〒460-0008 名古屋市中区栄 1-10-21 名古屋御園ビル 6F
TEL (052) 205-8431 (直通) FAX (052) 231-2537

インターネットによる情報配信

<http://www.epsontoyocom.co.jp>

代理店
